

MANUFACTURE OF FIELD EFFECT TRANSISTOR

Patent Number: JP58147161
Publication date: 1983-09-01
Inventor(s): ARAI KAZUHIRO
Applicant(s): TOKYO SHIBAURA DENKI KK
Requested Patent: JP58147161
Application Number: JP19820028897 19820226
Priority Number(s):
IPC Classification: H01L29/80; H01L21/265
EC Classification:
Equivalents:

Abstract

PURPOSE: To obtain a Schottky field effect transistor (MESFET) having large power gain at a high frequency by removing the surface part having low impurity density obtained by an ion implantation of front stage and then performing an ion implantation of rear stage.

CONSTITUTION: Si ions are implanted as an ion implantation of front stage on a GaAs semi-insulating substrate 30 to form an impurity layer 39. The layer 39 is etched from the surface to the thickness in the vicinity of the top of the impurity density distribution with an etchant containing phosphoric acid (H₃PO₄): hydrogen peroxide water (H₂O₂):water (H₂O), and an ion implantation of rear stage is performed by Si ions. The Si ions are activated by annealing to form an operating layer 31. A patterning is performed by a photoetching method on the layer 31, AuGe is deposited to form a source electrode 32 and a drain electrode 34. Al is deposited to form a gate electrode 33 to form a power MESFET.

Data supplied from the esp@cenet database - I2

① 日本国特許庁 (JP) ② 特許出願公開
③ 公開特許公報 (A) 昭58-147161

④ Int. Cl.¹
H 01 L 29/80
21/265

識別記号 廷内整理番号
7925-5F
6851-5F

⑤ 公開 昭和58年(1983)9月1日
発明の数 1
審査請求 未請求

(全 5 頁)

⑥ 電界効果トランジスタの製造方法

⑦ 特 願 昭57-28897
⑧ 出 願 昭57(1982)2月26日
⑨ 発明者 新井一弘

川崎市幸区小向東芝町1 東京芝浦電気株式会社小向工場内

⑩ 出願人 東京芝浦電気株式会社
川崎市幸区堀川町72番地
⑪ 代理人 弁理士 井上一弘

明細書

1. 発明の名称

電界効果トランジスタの製造方法

2. 特許請求の範囲

(1) 半絶縁性基板上にイオン注入を施して動作層を形成するにあたり、前段イオン注入を施して不純物層を形成した後、この不純物層の表面から不純物濃度分布の頂点近傍に到る間の不純物層を除去した後、残留されている不純物層表面から少なくとも一回の後段イオン注入を施すことを特徴とする電界効果トランジスタの製造方法。

(2) 前段イオン注入を施して形成された不純物層を、表面から前段イオン注入イオン種の濃度分布頂点までの距離が、前段イオン注入イオン種の濃度分布標準偏差の60%以下となる深さまでこの不純物層を除去することを特徴とする特許請求の範囲第1項に記載の電界効果トランジスタの製造方法。

3. 発明の詳細な説明

(発明の技術分野)

この発明は、ショットキ型電界効果トランジスタ特に高周波で電力利得の大きい電力用ショットキ型電界効果トランジスタの製造方法に関する。〔発明の技術的背景とその問題点〕

化合物半導体を使用した電力用電界効果トランジスタの開発は、プロセス技術の進歩に伴つて近年著しく進展し、例えば砒化ガリウム(GaAs)を用いたショットキ電界効果トランジスタ(MESFET)では、周波数8GHzで出力15Wが得られている。また一部すでに実用化もされている。この電力用MESFETで動作層はエピタキシャル成長法によつて形成している。この工程について図面を用いて述べる。第1図イで示すGaAs半絶縁性基板①上に動作層②をエピタキシャル成長させる。次に形成された動作層②上に写真食刻法でソース、ドレイン電極のパターニングを行ない、ソース、ドレイン金属として例えば金ゲルマニウム(AuGe)を蒸着する。焼いてリフトオフを行ない、最後に熱処理を温度450°Cで施して、第1図ロのソース電極③、ドレイン電極④を設ける。次に写真食刻法

にエターダート電極のバーニングを行ない、動作層②をエッチングし第1回のリセス 造を形成する。次いでゲート金属例えはアルミニウム(Al)を蒸着して第1回に示すゲート電極③をおく。第1回へは電子濃度分布、第1回ニはVg-Vd曲線である。このようにして得られた電力用MESFETの入出力特性は第1回本に示すように良好で電力利得が大きい。

しかしながらエピタキシャル成長技術を用いて動作層を形成する場合には以下に記す欠点がある。

まず第一に例えはガリウム(Ga)、三塩化砒素(As_3Cl_5)等の材料費が高価である。第二に装置の關係上一回に成長可能な基板枚数が限られるため量産性に欠ける。第三に動作層成長面積が大きくなるにつれて電子濃度分布及び厚さにバラツキを生じ易く均一性が低下する。

このような欠点を克服するためイオン注入法により動作層を形成することが注目され開発されている。この工程について図面を用いて述べる。第2回イでますGaAs半絶縁性基板④上に、例えは加

速エネルギー 140 keV、ドース量 3×10^{12} ions/cm² のケイ素(Si)イオンを注入した後、850°Cの温度でアニールしてSiイオンを活性化させ、動作層②を形成する。次に動作層②上にソース、ドレイン、ゲートの各電極を設けて第2回に示すよう電力用MESFETを形成する。但しソース④、ドレイン⑤、ゲート⑥の各電極の金属及び形成方法は前述のエピタキシャル成長法により形成した電力用MESFETの場合と同じである。第2回へは動作層の電子濃度分布、第2回ニはVg-Vd曲線である。この電力用MESFETの入出力特性は第2回本に示すようにエピタキシャル成長法によつた電力用MESFETの入出力特性に比較して電力利得が小さく出力始和が早い。

この相違が先に述べたエピタキシャル成長法によるものと比較して幾多の長所があるにかかわらずイオン注入法による電力用MESFETの実用化を妨げている要因となつてゐる。

(発明の目的)

この発明は一回のイオン注入で得られる不純物

濃度分布特有なガウス分布に着目し、同分布に付随する結晶表面での不純物濃度分布の低下部分を除去して、電子濃度のピークが結晶表面で得られるようにして、その後少くとも一回のイオン注入を行なうことによつて高周波で電力利得の大きい電力用MESFETを安定に高歩留りで得させる電界効果トランジスタの製造方法を提供するものである。

(発明の概要)

即ちこの発明は、半絶縁性基板上にイオン注入を施して動作層を形成するにあたり、前段イオン注入を施して不純物層を形成した後、この不純物層の表面から不純物濃度分布の頂点近傍に到る間の不純物層を除去した後、残置されている不純物層表面から少なくとも一回の後段イオン注入を施すことを特徴とする電界効果トランジスタの製造方法又は前段イオン注入を施して形成された不純物層を、表面から前段イオン注入イオン種の濃度分布頂点までの距離が、前段イオン注入イオン種の濃度分布標準偏差の60%以下となる深さまでこの不純物層を除去することを中心とする特許請

求の範囲第1項に記載の電界効果トランジスタの製造方法にある。

このようなこの発明は得られるトランジスタの相互コンダクタンス(gm)を勘案するとき改良されたものであることが理解されよう。いま電力用MESFETで電力利得の向上を図るには式(1)で示す相互コンダクタンス(gm)を大きくすることが必要であ

(以下余白)

る。

MAG

$$= \left(\frac{f_T}{f} \right) \times \frac{1}{4gdg(Bg + Bl + Bs + 2\pi f_T L_g) + 4\pi f_T Cdg(2Bg + Bl + Bs + 2\pi f_T L_g)} \quad (1)$$

$$\text{ここで } f_T \approx \frac{gm}{2\pi Cgs}$$

ただし MAG: 最大有効利得

f: 動作周波数

gdg: ドレインコンダクタンス

Bg: ゲート抵抗

Bl: ソース・ゲート間のチャネル抵抗

Bs: ソース抵抗

Lg: ソースインダクタンス

Cdg: ドレイン・ゲート間容量

Cgs: ゲート・ソース間容量

gm: 相互コンダクタンス

f_T: カットオフ周波数

この gm はチャネルの電子濃度分布の状態に大きく関係する。このことは次式(2)から判明する。

$$gm = G_0 \left[1 - \sqrt{\frac{8K_0 e_0 (\phi_g - V_g)}{qN_0 d^2}} \right] \quad (2)$$

$$\text{ここで } G_0 = \frac{ZQ_{D0} N_0 d}{L}$$

ただし gm: 相互コンダクタンス

K_0: 比誘電率

e_0: 真空中の誘電率

phi_g: ピルトイン電圧

q: 電子1個の電荷量

N_0: 電子濃度

d: チャネルの厚さ

G_0: チャネルのコンダクタンス

Z: チャネルの幅

mu: 電子移動度

L: チャネルの長さ

Vg: ゲート電圧

このように gm の大小は動作層の電子濃度の状態によつて決まり、電子濃度が高いと gm は大きくなり、逆に低いと gm は小さくなる。

第2図本に入出力特性を示したイオン注入MES

PBTが電力利得を小さくし出力飽和を早くしている点についてもエピタキシャル成長によつたMES PBT第1図ニの Vg-gm 曲線と第2図に係りイオン注入によつた電力用MES PBT の第2図ニの Vg-gm 曲線とを比較すると明らかにイオン注入によつた後者で Vg=0 ~ +1 V での gm が低い。そして第1図ハと第2図ハの電子濃度分布を比較すると、イオン注入によつて動作層を形成した場合には表面付近の電子濃度が低くなつてゐる。電力利得が大きく飽和出力の良好な電力用MES PBT を得させる方法といえる。

以下に実施例について述べる。第3図イに GaAs 半絶縁性基板G1上に移動層G2を形成するためにまず前段のイオン注入を加速エネルギー 120 keV、ドース量 $2.5 \times 10^{14} \text{ ions/cm}^2$ で Siイオン注入して不純物層G3を形成する。この不純物層の不純物濃度分布を第3図ロの曲線に示す。次に不純物層G3の表面から不純物濃度分布の頂点付近までの厚さ約 0.1 μm を例えればリン酸 (H_3PO_4)：過酸化水素水 (H_2O_2) : 水 (H_2O) のエクチング液で第3図ハに示すよう

にエクチングする。ここでエクチング量は前段のイオン注入に係る不純物層G3の電子濃度分布にパラツキが生じない程度 0.2 μm 以下にすることが好ましい。またエクチング量にパラツキを生じにくいためドライエクチング例えはイオンエクチング等に依つても良い。この場合はエクチングに依るパラツキが生じないため、エクチング量を 0.2 μm 以下におさえる必要はない。次に後段のイオン注入を加速エネルギー 140 keV、ドース量 $3 \times 10^{14} \text{ ions/cm}^2$ の Siイオンにより施す。この不純物濃度分布を第3図ホに示す。ついで温度 850 ℃でアニールを行つて Siイオンを活性化させて第3図ニに示すように動作層G2を形成する。このようにして得られた動作層G2の電子濃度分布は第3図ヘに示すように表面付近の電子濃度の低下が見られない。次に動作層G2上に写真食刻法によりソース、ドレイン電極のパターニングを行ない AuGe を蒸着する。焼いてリフトオフを行ない温度 450 ℃で合金化してソース電極G4、ドレイン電極G5を形成する。次に同様に写真食刻法によりゲート電極のパター-

ニングを行ない、ASを蒸着して最後にリフトオフを行なつて第3図トに示すようにゲート電極G3を形成し、電力用MESFETとする。このようにして得られた電力用MESFETのV_g-gm曲線は、第3図チに示すようK V_g=0~+1V付近のgmの低下は見られず、入出力特性も第3図リに示すように電力利得が大きく飽和出力が良好である。

エフチングの量とイオン注入条件等を変えて種々の研究試作を行なつた結果、第4図に示すように前段イオン注入イオン種の濃度分布の頂点からエクチングで除去された不純物層表面までの距離と、前段イオン注入イオン種の濃度分布標準偏差との比が0.5のとき出力3.3dBmが得られている。またD_{pi}が6.0%の点では3.28dBm、それ以下では出力の低下が著しい。したがつてD_{pi}は6.0%以上にしないことが必要である。

この実施例で注入イオンはSiの他にサルファ(3)、セレン(Se)等を使つても良ろしい。或いはこれらの組合せ例えば前段イオン注入にSiを、後段イオン注入にSを使用してもさし支えない。加速エ

ネルギー及びドース量は120keV、 2.5×10^{11} ions/cm²としたがこの値に限定されることはない。後段イオン注入は一回に限らず、例えばゲート攻いはドレイン耐圧等の向上を考慮した場合、電子濃度を低くして動作層を厚くするときには所要の厚さが得られるまで何回行つても良い。

(発明の効果)

以上述べたようにこの発明によれば、前段のイオン注入で得られた不純物濃度の低い表面部分をエフチングにより除去し、不純物濃度のピークが結晶表面で得られるようにした後、後段イオン注入及びアニールを行なうことによつて、従来例に係る第2図ホとこの発明に係る第3図リの入出力特性を比較するとき明らかのように、従来例では入力2.8dBmで出力2.95dBm、利得1.5dBだつたのに対し、この発明によれば同じ入力2.8dBmで出力3.3dBm、利得5dBを得させ、大幅に改善できる。このようにイオン注入法によりながら、高周波で電力利得を大にし、飽和出力を良好にする電力用MESFETを、高歩留り、低価格で再現性良く製造する方法

を提供できるのである。

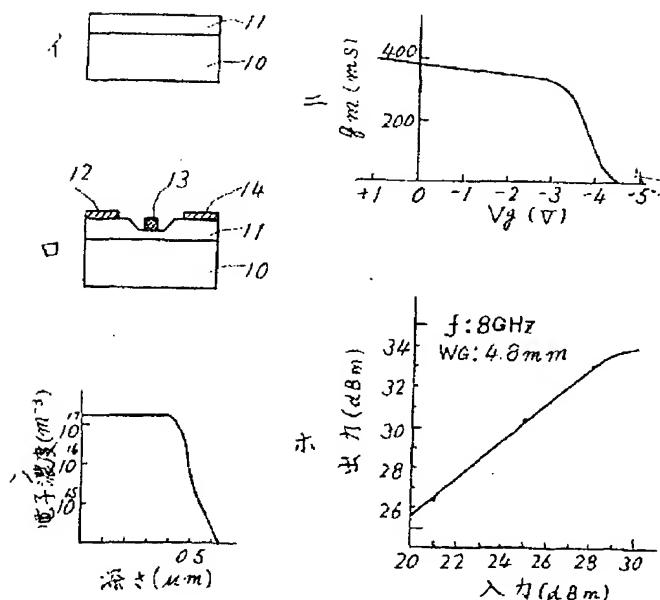
4. 図面の簡単な説明

第1図イ、ロと第2図イ、ロと第3図イ、ニ、トは各電力用MESFETの製造工程で得られる半成品断面図、第1図ヘと第2図ヘと第3図ヘは各動作層の電子濃度分布を示す縦図、第3図ロ、ハ、ホは不純物層の不純物濃度分布を示す図、第1図ニと第2図ニと第3図チは各電力用MESFETのV_g-gm曲線図、第1図ホと第2図ホと第3図リは電力用MESFETの入出力特性図、第4図は電力用MESFETの出力のD_{pi}依存性縦図である。尚入出力特性図中のW_cは測定に使用したFETの金ゲート幅を示す。

- 00、020、030...GaAs 半絶縁性基板
- 01、021、031...動作層
- 02、022、032...ソース電極
- 03、023、033...ゲート電極
- 04、024、034...ドレイン電極
- 05...前段イオン注入に係る不純物層

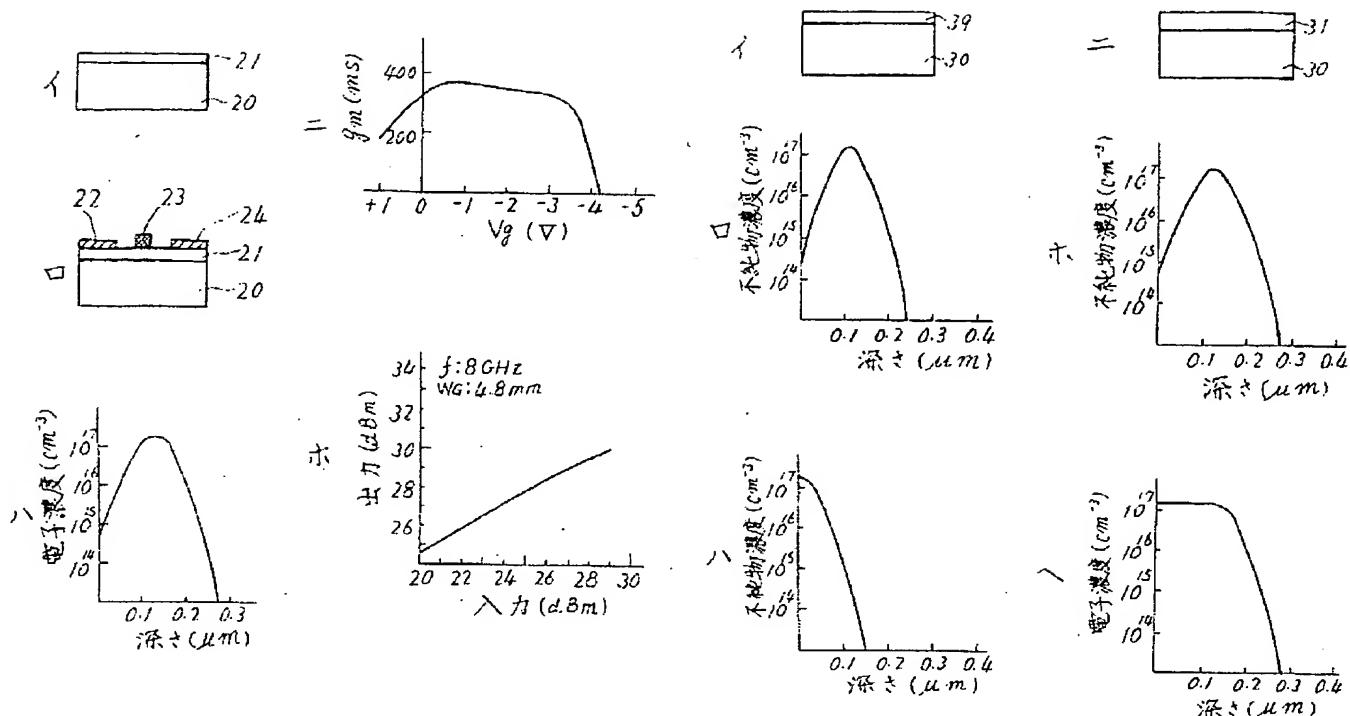
代理人弁理士井上一男

第1図

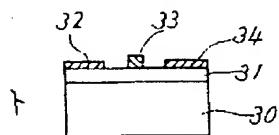


第3図

第2図



第3図



第4図

